

### 3レグインバータを用いた走行中非接触給電システムの パルス幅と位相の調整による漏れ電流抑制

高木 優作\*, 永井 栄寿, 藤田 稔之, 藤本 博志 (東京大学)  
柳 達也 (ローム株式会社)

Suppression of Leakage Current in DWPT Systems Using 3-legged Inverters by Pulse Width and Phase Adjustment  
Yusaku Takagi\*, Sakahisa Nagai, Toshiyuki Fujita, Hiroshi Fujimoto (The University of Tokyo)  
Tatsuya Yanagi (ROHM Co., Ltd.)

EV dynamic charging systems using 3-legged inverters have been proposed to reduce the implementation costs of wireless power transfer systems. A novel switching method is proposed to suppress undesirable leakage current in stand-by inductors in such systems through pulse width and phase adjustment of gate signals of stand-by legs. Leakage current and EMF suppression of the proposed method were verified in experiments. The loss increase was calculated by simulation.

キーワード：走行中非接触給電, 3レグインバータ, 漏れ電流, 待機レグ, 漏えい磁界  
(Dynamic Wireless Power Transfer, 3-legged Inverter, Leakage Current, stand-by leg, EMF)

#### 1. 序論

電気自動車 (EV:Electric Vehicle) 普及促進に向けて航続距離の短さを克服するため, 走行中無線給電 (DWPT: Dynamic Wireless Power Transfer) が研究されている。課題の一つに送電側インフラの導入コストがあり, インバータのコストは高い割合を占める<sup>(1)</sup>。コスト削減のため  $n$  レグインバータが提案されている<sup>(2),(3)</sup>。2つの送電コイルに対してフルブリッジを用いた場合と3レグインバータを用いた場合の回路図を図1に示す。3レグの方がMOSFETの個数を削減できていることが確認できる。

3レグインバータの回路図を図2に示す。3レグインバータの課題に, 送電コイル  $L_1$  に給電時に, 待機コイル  $L_2$  に流れる漏れ電流がある<sup>(4)</sup>。これは漏えい磁界 (EMF:Electromagnetic Field) の原因となり, ICNIRP のガイドライン以下まで抑える必要がある<sup>(5)</sup>。

図2において給電に関与するレグ (レグ1(Q1, Q2) およびレグ2(Q3, Q4)) を駆動レグ、関与しないレグ (レグ3(Q5, Q6)) を非駆動レグと定義する。図3に3レグインバータのゲート

信号の一例を示す。 $T_{ON}$ ,  $T_{dt}$  はそれぞれ駆動レグのゲート信号のオン時間とデッドタイム,  $T_{W3}$ ,  $T_{S3}$  はそれぞれ非駆動レグのゲート信号のパルス幅とパルスのシフト量である。非駆動レグのゲート信号パルスの特徴量として duty 比  $d_3 = \frac{T_{W3}}{T_{ON}}$  とシフト量  $s_3 = \frac{T_{S3}}{T_{dt}}$  を定義する。このとき, 非駆動レグのゲート信号を常時オフ ( $d_3 = 0$ ) にする場合と隣接する駆動レグ (レグ2(Q3,Q4)) と同一の信号を入力する場合 ( $d_3 = 1, s_3 = 0$ ) は漏れ電流抑制効果が不十分であることが先行研究で示されている<sup>(4)</sup>。これらを従来法1と従来法2と呼ぶ。従来法2はZVS(Zero Voltage Switching)を行わなければ漏れ電流はほぼ流れないが, ZVSは高周波のDWPTに必須の技術であり<sup>(6)~(9)</sup>本稿ではZVSを行っていないことを前提とする。

本稿では, 非駆動レグの動作によって漏れ電流抑制効果を改善することを目的に, 非駆動レグのゲート信号パルスの duty 比とシフト量への漏れ電流の依存性について解析, シミュレーション, および実験で検証する。本稿の構成は以下の通りで

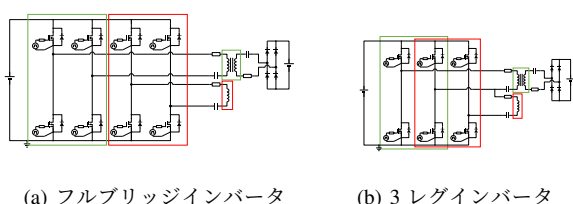


図1 フルブリッジと3レグインバータ  
Fig. 1. Full-bridge inverter and 3-legged inverter

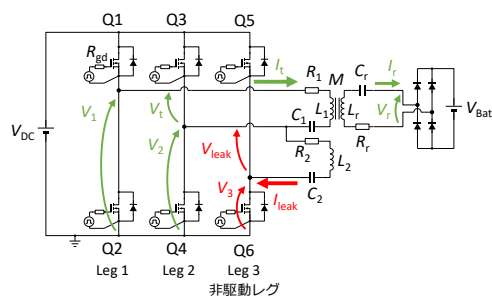


図2 3レグインバータを用いた送電システムの回路モデル  
Fig. 2. Circuit model of DWPT System Using 3-legged inverter

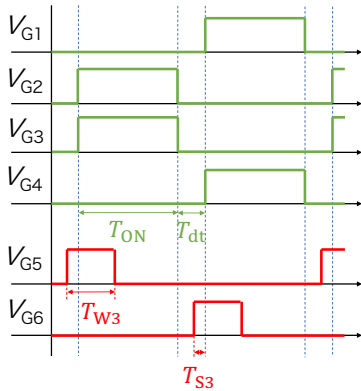


図3 3レグインバータのゲート信号  
Fig. 3. Gate signal of 3-legged inverter

ある。第二章では3レグインバータで漏れ電流を解析的に求めるための回路モデルを導出する。第三章では漏れ電流の振幅の解析、シミュレーション、実験結果を示す。第四章ではEMFと損失のシミュレーションと実験結果を示す。第五章で結論を述べる。

## 2. 3レグインバータの回路モデル

まず図2の変数について説明する。 $V_m(m=1,2,3)$ はそれぞれレグ1(Q1,Q2), レグ2(Q3,Q4), レグ3(Q5,Q6)の midpoint の電位である。送電電圧  $V_1 = V_1 - V_2$  と漏れ電圧  $V_{leak} = V_2 - V_3$  はこれらのレグの midpoint 電位の電位差と理解できる。 $R_i, L_i, C_i(i=1,2,r)$  はそれぞれ送電負荷, 待機負荷, 受電負荷の抵抗, 自己インダクタンス, 共振キャパシタンスであり, それぞれのインピーダンスを  $Z_i = R_i + j(\omega L_i - \frac{1}{\omega C_i})(i=1,2,r)$  と置く。 $M$  は送電コイルと受電コイルの相互インダクタンスである。 $I_t, I_{leak}, I_r$  はそれぞれ送電負荷, 待機負荷, 受電負荷を流れる電流を示す。 $V_r$  は整流器前の電圧である。 $V_{DC}, V_{Batt}$  はそれぞれ送電側, 受電側の DC 電圧である。

本章では図2に示す3レグインバータの数式モデルを導出し, 回路パラメータ, デバイスパラメータ, そして非駆動レグのゲート信号の duty 比  $d_3$  とシフト量  $s_3$  から漏れ電流の振幅を求める。はじめに  $I_t$  の振幅と位相を求め, MOSFET の非線形な要素を近似する。次に図4に示すフローチャートに従い漏れ電流を求めていく。漏れ電流の導出には  $V_2$  と  $V_3$  の関数が必要だが, これらは漏れ電流の振幅と位相に依存する。そのため, はじめに漏れ電流に関するある条件を仮定して, その条件における  $V_2$  と  $V_3$  の関数を用いて漏れ電流を求め, 最後に求めた漏れ電流が仮定した条件を満たすか確認することによって仮定した条件が正しかったか判定するという方法を取る。図4に示す通り, このプロセスを正しい条件を得られるまで繰り返す。条件については〈2・3・1〉で詳しく説明する。

〈2・1〉 送電電流の導出 WPT 回路のバンドパス特性により,  $I_t$  と  $I_{leak}$  の基本波成分以外は無視できると仮定する。

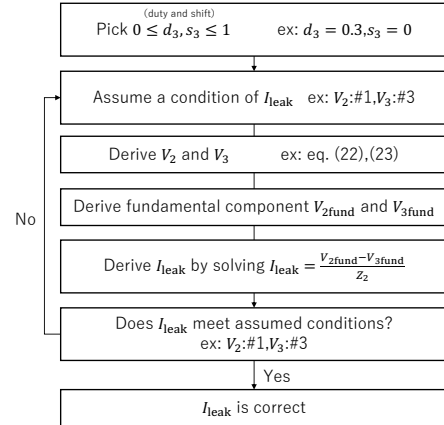


図4 解析のフローチャート  
Fig. 4. Flowchart of Analysis

つまりそれぞれの電流は以下の式で表されるとする。

$$I_t = A_t \cos(\omega t - \phi_t) \quad (1)$$

$$I_{leak} = A_{leak} \cos(\omega t - \phi_{leak}) \quad (2)$$

ただし,  $A_i, \phi_i(i=t, leak)$  はそれぞれ送電電流, 漏れ電流の振幅, 位相であり,  $\omega$  は基本周波数の角周波数である。この時, インバータと整流器に関する非線形な要素を無視すれば,  $I_t$  は以下の式を用いて解析的に求めることができる。

$$\begin{bmatrix} V_t \\ V_r \end{bmatrix} = \begin{bmatrix} Z_1 & -j\omega M \\ j\omega M & -Z_r \end{bmatrix} \begin{bmatrix} I_t \\ I_r \end{bmatrix} \quad (3a)$$

$$V_r = R_{Lac} I_r \quad (3b)$$

ただし,  $R_{Lac}$  は等価的な抵抗負荷である。

$V_t$  の位相を 0 とし,  $V_r$  の位相を  $\phi_r$  と置く。式 (3) を  $R_{Lac}$  について解くと,

$$R_{Lac} = \frac{(Z_1 Z_r + (\omega M)^2) |V_r| e^{j\phi_r}}{j\omega M V_t - Z_1 |V_r| e^{j\phi_r}} \quad (4)$$

$R_{Lac} > 0$  のため,

$$\arg(R_{Lac}) = 0 \quad (5)$$

を満たす  $\phi_r$  を求める。 $Z_1 |V_t| < \omega M V_t$  の時, 式 (5) は一つだけ解を持つ。式 (3) を  $I_t$  について解くと,

$$I_t = \frac{-Z_r V_t + j\omega M |V_r| e^{j\phi_r}}{Z_1 Z_r + (\omega M)^2} \quad (6)$$

であり,  $\phi_r$  を代入して  $I_t$  を得る。

ただし, 導出した  $I_t$  の位相は  $V_t$  の位相を 0 とした時の位相だが, 計算に用いる式 (1) の位相  $\phi_t$  は  $\phi_t = 0$  の時  $I_t$  のゼロクロスと Q1 のゲート信号の立ち上がり開始時刻が重なるように定義するため, 補正が必要である。また, 導出の際デッドタイムを無視しているため, その影響も加味する必要がある。

本研究では駆動レグは全て ZVS するように回路パラメータが設定されていると仮定する。よって、 $\phi_t$  は MOSFET ターンオン時のドレインソース電圧  $V_{ds}$  が 0 であるように設定されている。つまり、 $\phi_t$  は以下の式を満たすものを用いる。

$$\frac{1}{2C_{o(tr)}} \int_{-DT}^0 I_t(A_t, \phi_t) dt = V_{DC} \quad (7)$$

ただし、次節で示す通り、MOSFET の出力容量は  $C_{o(tr)}$  で近似する。

〈2・2〉 MOSFET の近似 解析的に導出するため、MOSFET に関して以下の 4 つの近似を置く。

(i) ハードスイッチング中は  $V_{gs} = V_{plateau}$  で一定で、帰還容量はエネルギー平均  $C_{r(er)}$  で近似

(ii) 出力容量は時間平均  $C_{o(tr)}$  で近似

(iii) ボディダイオード導通時の電圧降下  $V_f$  は電流に関わらず一定

(iv) ターンオン遅延とターンオフ遅延は無視

ただし、 $V_{gs}$  はゲートソース電圧、 $V_{plateau}$  はプラトー電圧である。近似 (i) と (ii) について詳しく説明する。

〈2・2・1〉 ハードスイッチングの電圧変化 ハードスイッチングの電圧変化時の  $V_{gs}$  はほぼ一定になることが知られている。この時の電圧を  $V_{plateau}$  と呼び、これが一定であると近似する。ゲートに流れ込む電流を  $I_g$  と置くと、ゲートドライバの ON 電圧  $V_{ON}$  とゲート抵抗  $R_{gd}$  を用いて

$$I_g = \frac{V_{ON} - V_{plateau}}{R_{gd}} \quad (8)$$

と表せ、これは一定である。よって、ドレインソース電圧  $V_{ds}$  は時間  $t$  の関数として

$$V_{ds} = V_{ds}(0) - \frac{I_g}{C_{r(er)}} t \quad (9)$$

と求まる。つまり、ハードスイッチング時の電圧変化を直線として近似できる。

〈2・2・2〉 ハーフブリッジの出力容量 ハーフブリッジ全体の出力容量を求めるため、ハーフブリッジの出力電荷量  $Q_{all}$  と中点の電位  $V_m$  に関して  $Q_{all}(V_m)$  を求める。ここで、 $Q_{all}$  は電位  $V_m$  が 0 V から増加した時の下アームの充電量と上アームの放電量の絶対値の和と定義する。MOSFET 単体の出力電荷量をドレインソース電圧  $V_{ds}$  に関して  $Q_{oss}(V_{ds})$  と置くと、 $Q_{all}$  は

$$Q_{all} = Q_{oss}(V_m) + (Q_{oss}(V_{DC}) - Q_{oss}(V_{DC} - V_m)) \quad (10)$$

と表せる。式を変形すると以下の式が求まる。

$$Q_{all} - Q_{oss}(V_{DC}) = Q_{oss}\left(\frac{V_{DC}}{2} + \left(V_m - \frac{V_{DC}}{2}\right)\right) - Q_{oss}\left(\frac{V_{DC}}{2} - \left(V_m - \frac{V_{DC}}{2}\right)\right) \quad (11)$$

$$Q_{all}' = Q_{oss}\left(\frac{V_{DC}}{2} + V_m'\right) - Q_{oss}\left(\frac{V_{DC}}{2} - V_m'\right) \quad (12)$$

ただし、 $(V_m', Q_{all}') = (V_m - \frac{V_{DC}}{2}, Q_{all} - Q_{oss}(V_{DC}))$  である。式 (12) より、

$$Q_{all}'(V_m') = -Q_{all}'(-V_m') \quad (13)$$

が成り立つ。よって、 $Q_{all}'(V_m')$  は原点に関して点対象、つまり  $Q_{all}(V_m)$  は点  $(\frac{V_{DC}}{2}, Q_{oss}(V_{DC}))$  に関して点対称である。

式 (10) より、 $Q_{all}(V_m)$  は点  $(0, 0)$ 、点  $(\frac{V_{DC}}{2}, Q_{oss}(V_{DC}))$ 、点  $(V_{DC}, 2Q_{oss}(V_{DC}))$  を通るため、MOSFET 単体の出力容量の等価キャパシタンスとして時間平均  $C_{o(tr)}(V_{DC}) = \frac{Q_{oss}(V_{DC})}{V_{DC}}$  を採用すると、

$$Q_{all}(V_{DC}) = 2Q_{oss}(V_{DC}) \quad (14)$$

$$= (2C_{o(tr)}(V_{DC})) V_{DC} \quad (15)$$

が成り立つ。これは時間平均の式である。また、 $V_m$  を 0 から  $V_{DC}$  まで増加させるのに必要なエネルギー量を  $Q_{all}(V_m)$  を用いた場合と  $C_{o(tr)}(V_{DC})$  を用いて近似した場合で比較すると、

$$\begin{aligned} & \int_0^{V_{DC}} (Q_{all}(V_m) - 2C_{o(tr)}(V_{DC})V_m) dV_m \\ &= \int_{-\frac{V_{DC}}{2}}^{\frac{V_{DC}}{2}} \left( Q_{all}(V_m') - 2\frac{Q_{oss}(V_{DC})}{V_{DC}} \left( V_m' + \frac{V_{DC}}{2} \right) \right) dV_m' \\ &= \int_{-\frac{V_{DC}}{2}}^{\frac{V_{DC}}{2}} \left( Q_{all}'(V_m') - 2\frac{Q_{oss}(V_{DC})}{V_{DC}} V_m' \right) dV_m' = 0 \end{aligned} \quad (16)$$

と求まる。これは  $2C_{o(tr)}(V_{DC})$  がエネルギー平均であることと等価である。ただし、 $(V_m', Q_{all}') = (V_m - \frac{V_{DC}}{2}, Q_{all} - Q_{oss}(V_{DC}))$  と式 (13) を用いた。以上より、 $0 \leq V_m \leq V_{DC}$  の範囲において、MOSFET の出力容量の等価キャパシタンスを  $C_{o(tr)}(V_{DC})$  と置くと、ハーフブリッジ全体としては時間平均とエネルギー平均の両方の性質を満たすことが確認できた。

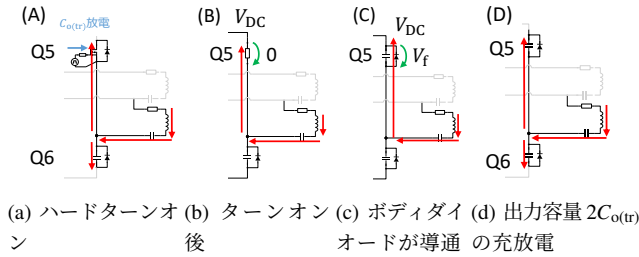
〈2・3〉 漏れ電流の導出 図 4 に示すフローチャートに従い  $A_{leak}$  を導出する。

$V_2$  と  $V_3$  の時間の関数を求めることができれば、フーリエ級数展開により基本周波数成分  $V_{2fund}$  と  $V_{3fund}$  を求めることで、

$$I_{leak} = \frac{V_{2fund} - V_{3fund}}{Z_2} \quad (17)$$

より  $I_{leak}$  を求めることができる。

〈2・3・1〉  $V_2$  と  $V_3$  の時間関数 漏れ電流の振幅と位相によって  $V_2$  の時間関数は 3 通り、 $V_3$  の時間関数は 10 通りの状態遷移の順番を取る。図 4 に示す通り、漏れ電流の振幅と位相に関してある条件を仮定し、その条件での  $V_2$  と  $V_3$  の時間関数を用いて  $I_{leak}$  を求め、 $A_{leak}$  と  $\phi_{leak}$  が仮定した条件を満たすか確かめることによって、条件の妥当性を検証できる。以上を条件を満たす解が得られるまで繰り返すことによって  $I_{leak}$

図5  $V_3$  における各状態に対応する電流経路Fig. 5. Current route corresponding to each equation for  $V_3$ 

の正しい解を求めることができる。

レグの中点電位  $V_m(m=2,3)$  のそれぞれの時刻における状態は、 $V_m$  のその時刻での大きさ、電流が流れ込むか流れ出るか、MOSFET が ON か OFF かにより依存し、対象となる MOSFET の違いを除くと以下の4通りに分けられる。ただし、〈2・2〉の近似 (iv) より、MOSFET が ON とはゲートドライバー出力が HI であることとする。

- (A) ハードターンオン
- (B) ターンオン後
- (C) ボディダイオードが導通
- (D) 出力容量  $2C_{o(tr)}$  の充放電

それぞれの電流経路を図5に示す。電圧  $V_m$  の波形は電流ループの経路には依存しないため、電流が流れ込むか流れ出るか、関係するレグの MOSFET が ON か OFF かのみを示す。ただし、ON の MOSFET は ON 抵抗  $R_{ON}$ 、OFF の MOSFET は出力容量  $C_{o(tr)}$  とボディダイオードが並列接続された等価回路で近似しており、各状態に切り替わる時刻を  $t_0$  と置いている。

(A) MOSFET が ON になった時に  $V_{ds} > 0$  である場合、 $V_m$  はこの状態になる。〈2・2・1〉で示した通り、ハードスイッチング時の  $V_m$  は式 (9) と同様に表せる。上アームがターンオンする場合は以下のように表せる。

$$V_m = V_m(t_0) + \frac{I_g}{C_{r(er)}} t \quad (18)$$

(B) MOSFET が ON であり、ターンオンが終了後である場合、 $V_m$  はこの状態になる。 $R_{ON}$  は十分小さいため、MOSFET での電圧降下は 0 と近似する。よって、上アームが ON の場合は以下のように表せる。

$$V_m = V_{DC} \quad (19)$$

(C) MOSFET が OFF であり、どちらかの MOSFET が  $V_{ds} \leq 0$  であり、電流がその MOSFET のボディダイオードを導通する方向に流れている場合、 $V_m$  はこの状態になる。〈2・2〉の近似 (iii) より、上アームのボディダイオード導通時は以下のように表せる。

$$V_m = V_{DC} + V_f \quad (20)$$

表1 解析に用いた  $V_2$  の状態遷移Table 1. Structure of  $V_2(t)$ 

| # | 条件                                                                                                   | $V_2$ の状態       |
|---|------------------------------------------------------------------------------------------------------|-----------------|
| 1 | $\max\left(\frac{1}{2C_{o(tr)}} \int_{t_3-\frac{T}{2}}^{t_0} (I_t - I_{leak}) dt\right) \leq V_{DC}$ | (A) → (B) → (D) |

表2 解析に用いた  $V_3$  の状態遷移Table 2. Structure of  $V_3(t)$ 

| # | 条件                                                                                                                                                                                                                                                                                           | $V_3$ の状態遷移           |
|---|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| 1 | Q5, Q6 常時 OFF                                                                                                                                                                                                                                                                                | (C) → (D)             |
| 2 | $(t_1 + \frac{t_2 - t_1}{2} < \frac{\phi_{leak}}{\omega} < t_2,$<br>$V_{DC} + \frac{1}{2C_{o(tr)}} \int_{t_1}^{\frac{\phi_{leak}}{\omega}} I_{leak} dt \geq 0$ ) or<br>$(t_2 \leq \frac{\phi_{leak}}{\omega} \leq t_3,$<br>$V_{DC} + \frac{1}{2C_{o(tr)}} \int_{t_1}^{t_2} I_{leak} dt > 0)$ | (A) → (B) → (D)       |
| 3 | $t_1 + \frac{T}{2} \leq \frac{\phi_{leak}}{\omega} \leq t_2 + \frac{T}{2},$<br>$\frac{1}{2C_{o(tr)}} \int_{\frac{\phi_{leak}}{\omega}}^{t_2 + \frac{T}{2}} I_{leak} dt \leq V_{DC}$                                                                                                          | (A) → (B) → (C) → (D) |

(D) MOSFET が OFF であり、(C) の状態にならない場合、 $V_m$  はこの状態になる。 $V_3$  の場合、以下のように表せる。

$$V_3 = V_3(t_0) + \frac{1}{2C_{o(tr)}} \int_{t_0}^t I_{leak} dt \quad (21)$$

下アームの場合も同様である。以上の4通りの式の形を用いて、 $V_2$  は3通り、 $V_3$  は10通りの状態を、それぞれに対応する漏れ電流の振幅と位相の条件のもとで取る。表1に  $V_2$  の、表2に  $V_3$  の、今回の解析で用いたそれぞれの条件で取る状態を示す。ただし、 $t_0, t_1, t_2, t_3$  はそれぞれ Q5 のターンオン、ターンオフ、Q6 のターンオン、ターンオフの時刻であり、 $t_0 \leq \frac{\phi_{leak}}{\omega} \leq t_0 + T$  である。また、 $A_{leak} \ll A_t$  と仮定している。

$V_2$  の#1 は  $I_t$  と  $I_{leak}$  によるデッドタイム中の電圧変化で  $V_2$  が  $V_{DC}$  を超えない、つまりボディダイオードを導通しないような状態遷移である。そのため、デッドタイム中に状態 (D) のみを取り、MOSFET ターンオン後に状態 (A)、(B) と遷移する。

$V_3$  の#1 は MOSFET が常時オフのため、状態 (C) と (D) の遷移を繰り返す。#2 は2つ目の  $t_2 \leq \frac{\phi_{leak}}{\omega} \leq t_3$  の条件の場合  $t_1 < t < t_2$  の範囲で漏れ電流がレグ3から流れ出る方向に流れるため、Q5 ターンオフ後状態 (B) から (D) に移り、また  $A_{leak}$  が十分小さいため Q6 のボディダイオードを導通することなく、つまり  $V_3 \leq 0$  になることなく  $t_2$  で状態 (A) に遷移する。#3 は  $t_1 < t < t_2$  の範囲で漏れ電流が流れ込む方向からゼロクロスし流れ出る方向に切り替わる。そのため、Q5 ターンオフ後は (C) に遷移し、ゼロクロス後に (D) に遷移する。 $A_{leak}$  が十分小さいため Q6 のボディダイオードを導通することなく  $t_2$  で (A) に遷移する。

また、例として  $s_3 = 0, d_3 = 0.3$  の時の  $V_2$  と  $V_3$  の波形を式 (22) 及び (23) に示す。 $V_2$  は#1、 $V_3$  は#3 の状態遷移である。どちらも半周期分を示しており、Q3 のターンオンの時刻を  $t=0$ 、レグ2とレグ3におけるハードターンオン開始時から

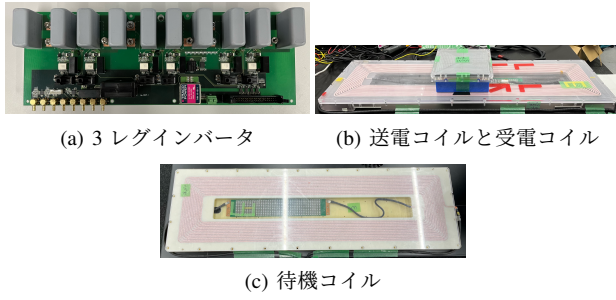


図 6 実験のセットアップ  
Fig. 6. Experimental Setup

$V_{DC}$  または 0 に到達するまでの時間をそれぞれ  $t_{hs2}, t_{hs3}$  と置いている。

$$V_2 = \begin{cases} V_2(0) + \frac{I_g}{C_{r(er)}} t & (0 \leq t < t_{hs2}) \\ V_{DC} & (t_{hs2} \leq t \leq \frac{T}{2} - T_{dt}) \\ V_{DC} + \frac{1}{2C_{o(tr)}} \int_{\frac{T}{2} - T_{dt}}^{\frac{T}{2}} (I_t - I_{leak}) dt & (\frac{T}{2} - T_{dt} \leq t < \frac{T}{2}) \end{cases} \quad (22)$$

$$V_3 = \begin{cases} V_3(-T_{S3}) + \frac{I_g}{C_{r(er)}} (t - (-T_{S3})) & (-T_{S3} \leq t < -T_{S3} + t_{hs3}) \\ V_{DC} & (-T_{S3} + t_{hs3} \leq t < -T_{S3} + T_{W3}) \\ V_{DC} + V_f & (-T_{S3} + T_{W3} \leq t < \frac{\phi_{leak} - \pi}{\omega}) \\ V_{DC} + \frac{1}{2C_{o(tr)}} \int_{\frac{\phi_{leak} - \pi}{\omega}}^{-T_{S3} + \frac{T}{2}} I_{leak} dt & (\frac{\phi_{leak} - \pi}{\omega} \leq t < -T_{S3} + \frac{T}{2}) \end{cases} \quad (23)$$

### 3. 漏れ電流の振幅

〈3・1〉 解析, シミュレーション, 実験の条件 解析, シミュレーション, 実験における回路パラメータは共通で, 表 3 に示す。実験に用いた 3 レグインバータの各 MOSFET は 4 つの SiC MOSFET を並列したものであるため,  $C_{o(tr)}$  と  $C_{r(er)}$  はそれぞれ MOSFET 単体の値の 4 倍の値を用いている。また, それぞれの  $I_t$  の RMS 値は 10.03 A, 10.07 A, 10.3 A であった。

シミュレーションには SiC MOSFET S4103(ローム) の SPICE モデルと整流器 STTH200L06TV1(STMicroelectronics) の SPICE モデルを用いた。また, ゲートドライバーはパルスで近似し, 立ち上がり時間と立ち下がり時間はそれぞれ表 3 の  $t_{rise}$  と  $t_{fall}$  を用いた。

実験に用いた 3 レグインバータ<sup>(10)</sup> と送電コイル, 受電コイル, 待機コイル<sup>(11)</sup> を図 6 に示す。

〈3・2〉 漏れ電流の振幅のパルス幅, 位相依存性 非駆動レグに印加するゲート信号パルスの duty 比  $d_3$  とシフト量  $s_3$  に関して,  $s_3 = 0$  固定で  $d_3$  を変化させた場合の結果を図 7 に示す。従来法である  $d_3 = 0$  と  $d_3 = 1$  と比べて低くなる領域が

表 3 Circuit Parameters.

| Parameter                        | Symbol                           | Value            |
|----------------------------------|----------------------------------|------------------|
| DC Voltage                       | $V_{DC}$                         | 120 V            |
| Transmitter resistance           | $R_1, R_2$                       | 158 mΩ, 202 mΩ   |
| Transmitter coil self-inductance | $L_1, L_2$                       | 238.7 μH, 248 μH |
| Transmitter capacitance          | $C_1, C_2$                       | 14.9 nF, 14.2 nF |
| Receiver resistance              | $R_r$                            | 75.9 mΩ          |
| Receiver coil self-inductance    | $L_r$                            | 104 μH           |
| Receiver capacitance             | $C_r$                            | 33.6 nF          |
| Mutual inductance                | $M$                              | 20.3 μH          |
| Battery Voltage                  | $V_{Batt}$                       | 120 V            |
| Resonant frequency               | $f(= \omega/2\pi = \frac{1}{T})$ | 85 kHz           |
| Gate drive resistance            | $R_{gd}$                         | 4.7 Ω            |
| Gate ON Voltage                  | $V_{ON}$                         | 20.5 V           |
| Gate OFF Voltage                 | $V_{OFF}$                        | -4 V             |
| Gate-driver Rise Time            | $t_{rise}$                       | 80 ns            |
| Gate-driver Fall Time            | $t_{fall}$                       | 45 ns            |
| Dead time                        | $T_{dt}$                         | 400 ns           |
| Output Capacitance               | $C_{o(tr)}$                      | 4×834 pF         |
| Feedback Capacitance             | $C_{r(er)}$                      | 4×268 pF         |
| Body diode Voltage Drop          | $V_f$                            | 1.6 V            |
| Plateau Voltage                  | $V_{plateau}$                    | 7.5 V            |

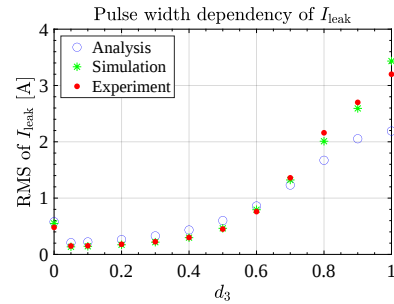


図 7  $s_3 = 0$  固定,  $d_3$  変化時の漏れ電流の RMS 値  
Fig. 7. RMS Value of Leakage current for  $s_3 = 0$

あることが確認できる。状態遷移は,  $V_2$  は #1,  $V_3$  は  $d_3 = 0$  の時 #1,  $d_3 = 1$  の時 #2, その他の時 #3 であった。

$d_3 \geq 0.8$  の範囲で解析結果と実験結果の差が大きくなっていることが確認できる。MOSFET がオンの時の  $V_2 - V_3$  はほぼ 0 であるため,  $I_{leak}$  は主に MOSFET がオフの範囲の電圧波形に依存するが,  $d_3 \geq 0.8$  の範囲ではこの範囲が狭くなっているため, 近似による実際の波形とのずれが相対的に大きい影響を及ぼしていることが予測される。ただし, 実際に用いる  $d_3 \leq 0.4$  の範囲では解析結果と実験結果がよく一致していることが確認できる。

また,  $d_3 = 0.05$  固定で  $s_3$  を変化させた場合の結果を図 8 に示す。 $s_3 = 0.4$  付近で最小値を取ることが確認できる。以上より, duty 比  $d_3$  とシフト量  $s_3$  を両方調整することで, 漏れ電流の最小値を得ることができること, つまり提案法の有効性が確認された。

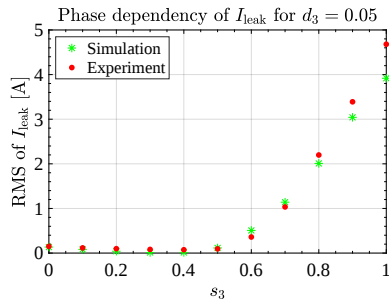
図8  $d_3 = 0.05$  固定,  $s_3$  変化時の漏れ電流の RMS 値Fig. 8. RMS Value of Leakage current for  $d_3 = 0.05$ 

表 4 EMF 測定結果

| 条件                          | EMF [ $\mu$ T] |
|-----------------------------|----------------|
| 環境の磁界                       | 0.235          |
| 従来法 1 $s_3 = 0, d_3 = 0$    | 9.58           |
| 従来法 2 $s_3 = 0, d_3 = 1$    | 60.8           |
| 提案法 $s_3 = 0.4, d_3 = 0.05$ | 0.304          |

#### 4. EMF と損失のパルス幅, 位相依存性

EMF 測定は車が待機コイル上にいない場合を想定し, 待機コイル表面から 180 mm における EMF を測定した。環境の磁界, および従来法と提案法での EMF の大きさを表 4 に示す。従来法 1 では ICNIRP ガイドラインの 27  $\mu$ T を下回っているが, 今回の実験の送電電力は 1 kW であるため, 25 kW 送電時は単純計算で 5 倍の 47.9  $\mu$ T の EMF が発生することが予測される。この際も提案法では 1.52  $\mu$ T と 27  $\mu$ T を下回る。

#### 5. 結論

本稿では 3 レグインバータの片方の送電コイルで給電する際に, 待機コイルに流れる漏れ電流を抑制するために, 非駆動レグのゲート信号のパルスの duty 比  $d_3$  とシフト量  $s_3$  を調整する方法を提案した。解析的に求めるための数式モデルを構築し, 解析結果をシミュレーション結果と実験結果と比較して数式モデルの妥当性を検討した。また,  $d_3$  と  $s_3$  を調整することで従来法より漏れ電流を低減できることを実験的に示し, 従来法と比べて提案法の方が EMF を抑制できることを実験的に確認した。

今後の課題として大電力化, 漏れ電流起因の損失の実測, 複数レグへの拡張, 走行中給電における制御則の開発などがある。

#### 謝辞

本研究の一部は, JST 未来社会創造事業 (グラント番号:JP-MJMI21E2) の支援を受けたことを付記する。

この成果の一部は, 国立研究開発法人新エネルギー・産業技術総合開発機構 (NEDO) の助成事業 (JPNP21005) の結果得られたものである。

#### 文 献

- (1) 居村岳広, 佐々木寛太, 山田悠人, 塙昂樹, 阿部長門:「経済成立性からみた高速道路における走行中ワイヤレス給電システムの検討」, 自動車技術会 2022 年春季大会, No. 094 (2022)
- (2) F. Farajizadeh, D. M. Vilathgamuwa, D. Jovanovic, P. Jayathurathnage, G. Ledwich and U. Madawala:“Expandable N-Legged Converter to Drive Closely Spaced Multitransmitter Wireless Power Transfer Systems for Dynamic Charging”, *IEEE Transactions on Power Electronics*, vol. 35, no. 4, pp. 3794-3806 (2020)
- (3) Chonghao Hong, Osamu Shimizu, Sakahisa Nagai, Toshiyuki Fujita and Hiroshi Fujimoto: “Experimental Verification of N-phase Inverter Connected to Multiple Coils for Dynamic Wireless Power Transfer”, *The 7th IEEE international workshop on Sensing, Actuation, Motion Control, and Optimization*, Chiba, Japan, pp.316-321 (2021)
- (4) Y. Takagi, T. Yanagi and H. Fujimoto, “Suppression of Leakage Current in Wireless Charging Systems Using n-legged Inverters,” *2023 IEEE Wireless Power Technology Conference and Expo (WPTCE)*, San Diego, CA, USA, pp. 1-6 (2023)
- (5) 古川啓太, 日下佳祐, 伊東淳一:「漏洩磁界キャンセルコイルを用いたワイヤレス給電システムのキャンセルコイル短絡電流実効値補償に着目した漏洩磁界低減」, 電気学会論文誌 D, Vol. 141, No. 5, pp. 405-415
- (6) 高橋明日香, 牧原 大地, 加藤 孝祐, 矢吹 遼平, 竹野 裕正, 米森 秀登:「非接触給電システムにおける高周波インバータのスイッチング方式が電力伝送効率に与える」, パワーエレクトロニクス学会誌, Vol. 46, p. 106, (2020)
- (7) Y. S. Cheng, D. Yamaguchi, T. Mannen, K. Wada, T. Sai, K. Miyazaki, M. Takamiya, and T. Sakurai, “High-Speed Searching of Optimum Switching Pattern for Digital Active Gate Drive to Adapt to Various Load Conditions,” *IEEE Transactions on Industrial Electronics*, Vol. 69, No. 5, pp. 5185-5194 (2022)
- (8) T. Mishima and C. -M. Lai, “Load-Adaptive Resonant Frequency-Tuned  $\Delta$ - $\Sigma$  Pulse Density Modulation for Class-D ZVS High-Frequency Inverter-Based Inductive Wireless Power Transfer”, *IEEE Journal of Emerging and Selected Topics in Industrial Electronics*, vol. 3, no. 3, pp. 411-420 (2022)
- (9) J. Osawa, T. Isobe and H. Tadano: “Efficiency improvement of high frequency inverter for wireless power transfer system using a series reactive power compensator”, *2017 IEEE 12th International Conference on Power Electronics and Drive Systems (PEDS)*, Honolulu, HI, USA, pp. 992-998 (2017)
- (10) 藤本博志, 清水修, 永井栄寿, 藤田稔之, 郡司大輔, 大森洋一, 大塚拓一:「第 3 世代ワイヤレスインホイールモータの開発」, 自動車技術会 2020 年秋季大会, pp1-6, オンライン, (2020)
- (11) 清水 修, 藤田 稔之, 永井 栄寿, 藤本 博志, 大森 洋一:「第 3 世代ワイヤレスインホイールモータにおける走行中給電用コイルの開発」, 電気学会論文誌 D, Vol. 141, No. 8, pp. 638-645 (2021)